

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10209901 A**

(43) Date of publication of application: **07.08.98**

(51) Int. Cl.

H04B 1/26

H03D 7/00

H03D 7/14

H04B 1/10

(21) Application number: **09014114**

(22) Date of filing: **28.01.97**

(71) Applicant: **TOSHIBA CORP**

(72) Inventor:
**YAMAJI TAKAFUMI
WATANABE OSAMU
ITAKURA TETSURO
OTAKA SHOJI
FUJIMOTO RYUICHI
TANIMOTO HIROSHI**

(54) **FREQUENCY CONVERTER AND RADIO
RECEIVER USING THE SAME**

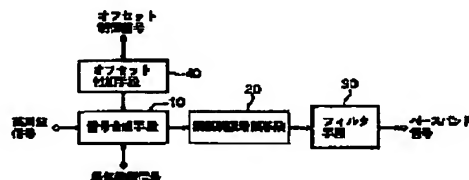
current to reduce the secondary mutual modulation distortion that is caused by the dispersion of components.

(57) Abstract:

COPYRIGHT: (C)1998,JPO

PROBLEM TO BE SOLVED: To reduce the secondary mutual modulation distortion and to evade the suppressing effect of sensitivity caused by the signals of adjacent channels by composing the 1st and 2nd input signals to amplify this composite signal after adding the DC offset to it and eliminating the undesired components out of the signal of an amplifier having a fixed amplitude to obtain a desired signal.

SOLUTION: A high frequency signal and a local oscillation signal are inputted to a signal composing means 10 as the 1st and 2nd input signals respectively. The means 10 composes both input signals and outputs a composite signal. An offset addition means 40 adds the DC offset to the composite signal based on an offset control signal. An amplitude limiting amplifier means 20 amplifies the composite signal having the DC offset and outputs an amplified signal of a fixed amplitude. A filter means 30 inputs the amplified signal outputted from the means 20 and eliminates the undesired components out of the amplified signal to output a desired signal component. Then frequency converter serving as a signal composing means controls the bias



Title of the Prior Art

Japanese Published Patent Application No. Hei.10-209901

Date of Publication: August 7, 1998

Concise Statement of Relevancy

This prior art discloses, in Figure 4, a frequency converter comprising comparators 16 and 17 which perform frequency conversion by comparing two input signals, and a filtering means 30 which synthesizes signals outputted from the comparators 16 and 17 and removes unnecessary signal components. Further, this prior art discloses, in Figure 5, a specific construction of the frequency converter in which a LPF 30 comprising a resistance and a capacitor is formed in an output load parts of the comparators 16 and 17.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-209901

(43) 公開日 平成10年(1998) 8月7日

(51) Int.Cl.⁶ 識別記号

H 0 4 B 1/26
H 0 3 D 7/00
7/14
H 0 4 B 1/10

F I

H 0 4 B 1/26 B
H 0 3 D 7/00 D
7/14 A
H 0 4 B 1/10 A

審査請求 未請求 請求項の数 8 O L (全 11 頁)

(21) 出願番号 特願平9-14114

(22) 出願日 平成9年(1997) 1月28日

(71) 出願人 000003078

株式会社東芝
神奈川県川崎市幸区堀川町72番地

(72) 発明者 山 路 隆 文

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(72) 発明者 渡 辺 理

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(72) 発明者 板 倉 哲 朗

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(74) 代理人 弁理士 佐藤 一雄 (外3名)

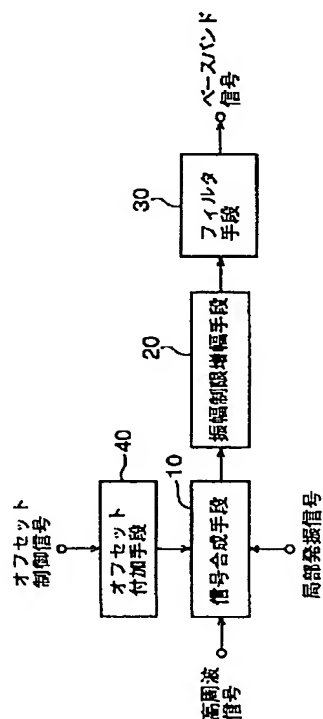
最終頁に続く

(54) 【発明の名称】 周波数変換器およびこれを用いた無線受信機

(57) 【要約】

【課題】 ダイレクトコンバージョン受信機における自己混合の問題を回避すると共に、小さい局部発振信号により駆動可能な周波数変換器およびこれを用いた無線受信機を提供する。

【解決手段】 第1の入力信号R Fと第2の入力信号L oとを入力・合成して合成信号を出力する信号合成手段10、合成信号に直流オフセットを付加するオフセット付加手段40、直流オフセットが付加された合成信号を増幅して振幅が一定である増幅信号を出力する振幅制限増幅手段20、増幅信号を入力し前記増幅信号に含まれる不要な信号成分を除去して所望の信号成分を生成して出力するフィルタ手段30、を備える。



【特許請求の範囲】

【請求項 1】第 1 の入力信号と第 2 の入力信号とを入力し、これら第 1 および第 2 の信号を合成して合成信号を出力する信号合成手段と、

前記信号合成手段が出力する前記合成信号に直流オフセットを付加するオフセット付加手段と、

前記直流オフセットが付加された前記合成信号を増幅して、振幅が一定である増幅信号を出力する振幅制限増幅手段と、

前記振幅制限増幅手段が出力する前記増幅信号を入力し、この増幅信号に含まれる不要な信号成分をこの増幅信号から除去して、所望の信号成分を生成して出力するフィルタ手段と、

を備えることを特徴とする周波数変換器。

【請求項 2】前記オフセット付加手段が、デジタルオフセット制御信号をアナログ信号に変換して所定の直流オフセットを前記合成信号に付加させるデジタル・アナログ変換器を備えることを特徴とする請求項 1 に記載の周波数変換器。

【請求項 3】第 1 の入力端子に第 1 の入力信号を入力し第 2 の入力端子に第 2 の入力信号を入力して、第 1 及び第 2 の入力信号を比較する第 1 の比較手段と、

第 1 の入力端子に第 2 の入力信号を入力し第 2 の入力端子に第 1 の入力信号の反転信号を入力し、入力された両信号を比較する第 2 の比較手段と、

前記第 1 の比較手段と前記第 2 の比較手段のそれぞれの小信号利得を制御する利得制御手段と、

第 1 の比較手段の出力と第 2 の比較手段の出力を入力し、両信号を合成して不要な信号成分を除去し、所望の信号を出力するフィルタ手段と、

を備えることを特徴とする周波数変換器。

【請求項 4】前記利得制御手段は、前記第 1 および第 2 の比較手段のバイアス電流を制御することにより前記小信号利得を制御することを特徴とする請求項 3 に記載の周波数変換器。

【請求項 5】前記利得制御手段は、前記第 1 の入力信号とこの第 1 の入力信号の反転信号とに前記直流オフセットを付加することにより前記小信号利得を制御することを特徴とする請求項 3 に記載の周波数変換器。

【請求項 6】前記利得制御手段は、前記入力信号としてデジタル制御信号を入力することを特徴とする請求項 3 に記載の周波数変換器。

【請求項 7】高周波信号を入力する高周波入力回路と、この高周波入力回路を介して入力された前記高周波信号を局部発振信号を用いて同相成分のベースバンド信号に変換する第 1 の周波数変換器と、前記局部発振信号の位相をシフトさせた信号を用いて前記高周波信号を直交成分のベースバンド信号に変換する第 2 の周波数変換器と、を備える周波数変換器を用いた無線受信機において、前記第 1 および第 2 の周波数変換器は、第 1 の入力信号

と第 2 の入力信号とを入力し、これら第 1 および第 2 の信号を合成して合成信号を出力する信号合成手段と、前記信号合成手段が出力する前記合成信号に直流オフセットを付加するオフセット付加手段と、直流オフセットが付加された前記合成信号を増幅して、振幅が一定である増幅信号を出力する振幅制限増幅手段と、前記振幅制限増幅手段が出力する増幅信号を入力し、前記増幅信号に含まれる不要な信号成分をこの増幅信号より除去して、所望の信号成分を生成して出力するフィルタ手段と、を備えることを特徴とする周波数変換器を用いた無線受信機。

【請求項 8】高周波信号を入力する高周波入力回路と、この高周波入力回路を介して入力された前記高周波信号を局部発振信号を用いて同相成分のベースバンド信号に変換する第 1 の周波数変換器と、前記局部発振信号の位相をシフトさせた信号を用いて前記高周波信号を直交成分のベースバンド信号に変換する第 2 の周波数変換器と、を備える周波数変換器を用いた無線受信機において、前記第 1 および第 2 の周波数変換器は、第 1 の入力端子に第 1 の入力信号を入力し第 2 の入力端子に第 2 の入力信号を入力して、第 1 及び第 2 の入力信号を比較する第 1 の比較手段と、第 1 の入力端子に第 2 の入力信号を入力し第 2 の入力端子に第 1 の入力信号の反転信号を入力し、入力された両信号を比較する第 2 の比較手段と、前記第 1 の比較手段と前記第 2 の比較手段のそれぞれの小信号利得を制御する利得制御手段と、第 1 の比較手段の出力と第 2 の比較手段の出力を入力し、両信号を合成して不要な信号成分を除去し、所望の信号を出力するフィルタ手段と、を備えることを特徴とする周波数変換器を用いた無線受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、無線通信に用いられる周波数変換器およびこれを用いた無線受信機に係り、特に小さい局部発振信号により駆動することのできる周波数変換器およびこの周波数変換器を用いることによりダイレクトコンバージョン受信機等における自己混合を回避することのできる無線受信機に関する。

【0002】

【従来の技術】従来の周波数変換器は、例えば図 10 に示されるように、無線周波数 (RF) 信号入力端子 1 より入力される RF 信号をそのベースに入力する第 1 のトランジスタ Tr1 と、第 1 および第 2 の局部発振 (Lo, *Lo) 信号入力端子 2 および 3 より入力される局部発振信号をそれぞれのベースに入力すると共に両者により差動対 4 を構成する第 2 および第 3 のトランジスタ Tr2 および Tr3 と、を備えている。なお、局部発振信号 *Lo は信号 Lo の反転信号である。

【0003】トランジスタ差動対 4 の動作については、P. R. Gray および R. G. Meyer により著わされた「Analysis

and Design Analog Integrated Circuits」に述べられているように、第1のトランジスタTr1のコレクタ電流を第2および第3のトランジスタTr2およびTr3の両ベース間の電位差に基づいて両トランジスタにそれぞれ分配する。前記コレクタ電流は、負荷回路5によって電圧出力に変換されて出力VOUTとして送出される。前記負荷回路5は、第4および第5のトランジスタTr4および*

$$VOUT(t) = K \times F(t) \times \{Irf(t) + Iee\} \quad \dots (1)$$

ただし、IrfはトランジスタTr1のコレクタから出力される高周波信号電流であり、IeeはトランジスタTr1のコレクタに流れるバイアス電流であって、F(t)は局部発振信号の周波数と同じ周波数で1と-1が交互に現れる関数、Kは負荷回路によって定まる定数である。

【0006】また、F(t)は局部発振信号の周波数の整※

$$K/2 \cdot A(t) [\cos\{2\pi(frf-f)t\} - \cos\{2\pi(frf+f)t\}] \quad \dots (2)$$

低域通過フィルタを用いて上式(2)における「A(t)cos{2π(frf-f)t}」の信号成分を取り出すことにより、frfの搬送波周波数の信号を「frf-f」の搬送波周波数の信号に変換することができる。

【0008】

【発明が解決しようとする課題】上記のような構成を有し動作を行なう周波数変換器を直接周波数変換方式の受信機(Direct-Conversion Receiver)に用いた場合、Asad Abidi著「Low-Power Radio-Frequency IC's for Portable Communications」(Proceedings of the IEEE, vol. 83, No. 4, April, 1995)に述べられているように、局部発振信号が高周波信号入力端子より漏洩し、低雑音増幅回路やアンテナのインピーダンス不整合(ミスマッチング)等のために反射されて、高周波入力信号Irfに重★

$$y = (x + x_{off})^3 = x^3 + 3x_{off}^2 x + x_{off}^3 \quad \dots (3)$$

となり、x_{off}に比例するx²の項が現れることになる。

【0010】このため、ダイレクトコンバージョン受信方式の無線受信機においては、隣接チャネルに強い入力があった場合、所望の信号周波数に2次相互変調歪みが発生することになり、この歪みがエラーレートを劣化させる要因となる。

【0011】本発明は、2次相互変調歪を小さくし、隣接チャネル信号による感度抑圧効果を回避し得る周波数変換器およびこれを用いた無線受信機を提供することを目的としている。

【0012】また、本発明は、ダイレクトコンバージョン受信機における自己混合の問題を回避すると共に、小さい局部発振信号により駆動可能な周波数変換器およびこれを用いた無線受信機を提供することを目的としている。

【0013】

【課題を解決するための手段】上記目的を達成するため、本発明に係る周波数変換器は、第1の入力信号と第2の入力信号とを入力してこれら第1および第2の信号

*Tr5より構成されている。

【0004】トランジスタ差動対を用いる周波数変換器は、変換利得の変動を少なくするため両ベース端子に大きな電圧振幅を与えて差動対を構成する第1および第2のトランジスタTr1およびTr2をスイッチ動作させる。このときの出力は次式(1)により表すことができる。

【0005】

※数倍の周波数成分を含み、所望の信号はF(t)の基本波成分「sin(2πf t)」とIrfとの積である。ただしfは局部発振周波数である。ここで、「Irf=A(t)sin(2πfrf t)」とすると、下記の式(2)のように表わすことができる。

【0007】

★畳まれて周波数変換器に入力される。この信号は本来の局部発振信号と混合されて、直流(DC—Direct Current)オフセットとなる。また、アンテナの周囲の環境変動に伴って漏洩される局部発振信号の反射量が変動したりすると、直流オフセットが変動するために周波数の低い雑音になったりすることがある。これを解決するために、特願平8-312275号が提案されている。

【0009】偶高調波ミキサにおいては、原理的には2次相互変調歪が発生しないことになっている。しかしながら、実際の回路の伝達特性は、回路素子の誤差や寄生素子の影響により、完全な奇関数ではなく偶数項を持った関数になる。この偶数成分によって2次相互変調歪みが発生する。例えばy=x³という関数に入力オフセットが加わったとすると、

を合成して合成信号を出力する信号合成手段と、前記信号合成手段が出力する前記合成信号に直流オフセットを付加するオフセット付加手段と、直流オフセットが付加された前記合成信号を増幅して振幅が一定である増幅信号を出力する振幅制限増幅手段と、前記振幅制限増幅手段が出力する増幅信号を入力し前記増幅信号に含まれる不要な信号成分をこの増幅信号より除去して所望の信号成分を生成して出力するフィルタ手段と、を備えることを基本構成としている。

【0014】また、請求項2に係る周波数変換器は、上記基本構成を備える周波数変換器において、前記オフセット付加手段が、ディジタルオフセット制御信号をアナログ信号に変換して所定の直流オフセットを前記合成信号に付加させるディジタル・アナログ変換器を備えることを特徴としている。

【0015】さらに、請求項3に係る周波数変換器は、第1の入力端子に第1の入力信号を入力し第2の入力端子に第2の入力信号を入力して、第1及び第2の入力信号を比較する第1の比較手段と、第1の入力端子に第2の入力信号を入力し第2の入力端子に第1の入力信号の

反転信号を入力し、入力された両信号を比較する第2の比較手段と、前記第1の比較手段と前記第2の比較手段のそれぞれの小信号利得を制御する利得制御手段と、第1の比較手段の出力と第2の比較手段の出力を入力し、両信号を合成して不要な信号成分を除去し、所望の信号を出力するフィルタ手段と、を備えることを特徴としている。

【0016】また、請求項4に係る周波数変換器は、請求項3に記載の周波数変換器において、前記利得制御手段が、前記第1および第2の比較手段のバイアス電流を制御することにより前記小信号利得を制御することを特徴としている。

【0017】さらに、請求項5に係る周波数変換器は、請求項3に記載の周波数変換器において、前記利得制御手段が、前記第1の入力信号とこの第1の入力信号の反転信号とに前記直流オフセットを付加することにより前記小信号利得を制御することを特徴としている。

【0018】請求項6に係る周波数変換器は、請求項3に記載の周波数変換器において、前記利得制御手段が、前記入力信号としてデジタル制御信号を入力することを特徴としている。

【0019】請求項7に係る無線受信機は、高周波信号を入力する高周波入力回路と、この高周波入力回路を介して入力された前記高周波信号を局部発振信号を用いて同相成分のベースバンド信号に変換する第1の周波数変換器と、前記局部発振信号の位相をシフトさせた信号を用いて前記高周波信号を直交成分のベースバンド信号に変換する第2の周波数変換器と、を備える無線受信機において、前記第1および第2の周波数変換器は、第1の入力信号と第2の入力信号とを入力し、これら第1および第2の信号を合成して合成信号を出力する信号合成手段*

$$V_{od} = \alpha I_{EE} R_c \tanh(-V_{id}/2V_T) \quad \dots (4)$$

トランジスタの飽和電流 (saturation current) I_s に 誤差 (ばらつき) があつた場合、上式 (4) は、

$$V_{od} = \alpha I_{EE} R_c \tanh\{(-V_{id} - V_{off})/2V_T\} \quad \dots (5)$$

と表わせる。ただし、上式 (5) における V_{off} は、

$$V_{off} = V_T \ln\{(I_s - \Delta I_s)/(I_s + \Delta I_s)\} \quad \dots (6)$$

である。したがって、入力信号 V_{id} に予め V_{off} を加えておくと「 $\pm I_s$ 」の誤差を打ち消すことができる。

【0022】請求項3に係る周波数変換器の構成は、比較器の寄生素子等によって2次相互変調歪みが発生するが、2つの比較器の出力のうち、所望信号は強め合い、2次相互変調歪みは打ち消し合う構成である。しかしながら、寄生素子の影響が2つの比較器で完全に同一になることはないので、2次相互変調歪みが出力される。2つの比較器の小信号利得を制御することによって、比較器で発生する2次相互変調歪みの大きさを揃えると、2次相互変調歪みの発生をさらに小さくすることができる。

【0023】

【発明の実施の形態】以下、添付図面を参照しながら本

*と、前記信号合成手段が出力する前記合成信号に直流オフセットを付加するオフセット付加手段と、直流オフセットが付加された前記合成信号を増幅して、振幅が一定である増幅信号を出力する振幅制限増幅手段と、前記振幅制限増幅手段が出力する増幅信号を入力し、前記増幅信号に含まれる不要な信号成分をこの増幅信号より除去して、所望の信号成分を生成して出力するフィルタ手段と、を備えることを特徴としている。

【0020】請求項8に係る無線受信機は、高周波信号を入力する高周波入力回路と、この高周波入力回路を介して入力された前記高周波信号を局部発振信号を用いて同相成分のベースバンド信号に変換する第1の周波数変換器と、前記局部発振信号の位相をシフトさせた信号を用いて前記高周波信号を直交成分のベースバンド信号に変換する第2の周波数変換器と、を備える無線受信機において、前記第1および第2の周波数変換器は、第1の入力端子に第1の入力信号を入力し第2の入力端子に第2の入力信号を入力して、第1及び第2の入力信号を比較する第1の比較手段と、第1の入力端子に第2の入力信号を入力し第2の入力端子に第1の入力信号の反転信号を入力し、入力された両信号を比較する第2の比較手段と、前記第1の比較手段と前記第2の比較手段のそれぞれの小信号利得を制御する利得制御手段と、第1の比較手段の出力と第2の比較手段の出力を入力し、両信号を合成して不要な信号成分を除去し、所望の信号を出力するフィルタ手段と、を備えることを特徴としている。

【0021】例えばトランジスタ差動対により振幅制限増幅手段を構成する場合、差動対の「入力電圧-出力電圧特性」は、“Analysis and Design of Analog Integrated Circuits”の第3章に記述してあるとおり、下記式 (4) となる。

誤差 (ばらつき) があつた場合、上式 (4) は、

$$V_{od} = \alpha I_{EE} R_c \tanh\{(-V_{id} - V_{off})/2V_T\} \quad \dots (5)$$

発明に係る周波数変換器およびこれを用いた無線受信機の好適な実施形態について説明する。図1は本発明の第1実施形態に係る周波数変換器の基本構成を示すブロック図である。図1において、周波数変換器は、入力された2つの信号を合成する信号合成手段10と、合成された信号の振幅を制限し勝つ増幅する振幅制限増幅手段20と、振幅制限された合成信号の特定の周波数成分のみを取り出すフィルタ手段30と、前記合成信号に直流オフセットを付加するオフセット付加手段40とを備えている。

【0024】前記信号合成手段10は、第1の入力信号として高周波信号を入力し、第2の入力信号として局部発振信号を入力し、これら2つの信号を合成して合成信号を出力する。また、オフセット付加手段は信号合成手

段が出力する合成信号にオフセット制御信号に基づいて直流オフセットを付加する。振幅制限増幅手段は、直流オフセットが付加された信号合成信号を増幅し、振幅が一定である増幅信号を出力する。フィルタ手段は前記振幅制限増幅手段が出力する増幅信号を入力し、増幅信号に含まれる不要信号成分を除去して、所望の信号成分を出力する。

【0025】図2は本発明の第1実施形態に係る周波数変換器のさらに詳細な構成を備える第2実施形態に係る周波数変換器の構成を示す回路図である。図2において、信号合成回路(手段)10は、それぞれのベースに高周波信号が供給されるトランジスタTr10およびTr11と、それぞれのベースに第1および第2の局部発振信号L_oおよび*L_oが供給されると共にそれぞれのエミッタが前記トランジスタTr10およびTr11のコレクタにそれぞれ接続されるトランジスタTr12およびTr13と、を備えている。なお、符号11はバイアス回路である。

【0026】振幅制限増幅回路(手段)20は、前記トランジスタTr10とTr12のコレクタ・エミッタ間の接続点の信号をベースに入力するトランジスタTr20と、トランジスタTr11とTr13のコレクタ・エミッタ間の接続点の信号をそのベースに入力するトランジスタTr21と、前記トランジスタTr20のコレクタにそのベースが接続されたトランジスタTr22と、前記トランジスタTr21のコレクタにそのベースが接続されたトランジスタTr23と、前記トランジスタTr20およびTr21のエミッタに共通接続された定電流源21と、前記トランジスタTr22のエミッタに接続された定電流源22と、前記トランジスタTr23のエミッタに接続された定電流源23と、を備えている。

【0027】前記フィルタ手段としての低域通過フィルタ30は、抵抗を介して前記トランジスタTr22と定電流源22との接続点の電圧を正端子に入力すると共に抵抗を介して前記トランジスタTr23と定電流源23との接続点の電圧を負端子に入力する差動演算増幅器31を備えている。

【0028】オフセット付加手段40は、デジタルのオフセット制御信号を電流振幅に変換して出力し、信号合成回路10の出力においてオフセット電圧を発生させる機能を備えている。この機能を実現するためオフセット付加手段40は、オフセット制御信号をスイッチに対応したスイッチ切り替え信号に変換するデコーダ41と、ベースを定電圧発生回路42に接続されたトランジスタのエミッタ電流をオン・オフすることによって切替え信号を変換する信号変換回路43と、により構成されている。

【0029】次に、本発明の第3実施形態に係る周波数変換器について説明する。図3は第3実施形態に係る周波数変換器の構成を示す回路図である。この第3実施形態においては、周波数変換器を変調器として用いるものであり、変調信号を中間周波数信号に変更することによ

りアップコンバータとして用いることもできる。図3において、周波数変換器は、変調信号と局部発振信号とを合成して合成信号を出力する信号合成回路(手段)10Aと、前記合成信号の振幅を制限・増幅すると共に前記変調信号によってPWM変調された出力を送出する振幅制限増幅回路20Aと、この振幅制限増幅回路の出力の中からPWM変調信号を取り出す帯域通過フィルタ

(BPF—Band Pass Filter—)30Aと、前記信号合成回路10Aの出力に直流オフセットを付加するオフセット付加回路(手段)40Aと、を備えている。

【0030】この第3実施形態に係る周波数変換器のさらに詳細な構成について図3を参照しながら説明する。図3において、信号合成回路10Aは、局部発振信号(L_o—Local—)入力をそれぞれのエミッタに受け入れる一対のトランジスタTr6およびTr7と、このトランジスタTr6およびTr7のコレクタにそれぞれのコレクタが接続されると共に前記変調信号がそれぞれのベースに供給される一対のトランジスタTr8およびTr9と、より構成されている。

【0031】振幅制限回路20Aは、トランジスタTr6およびTr8のそれぞれのコレクタ間の接続点出力がそのベースに供給されるトランジスタTr24と、トランジスタTr7およびTr9のそれぞれのコレクタ間の接続点出力がそのベースに供給されるトランジスタTr25と、より成る差動アンプにより構成されている。

【0032】帯域通過フィルタ(BPF)30Aは、差動アンプを構成する一対のトランジスタTr24およびTr25のそれぞれのコレクタに接続される一対のインダクタと、この一対のインダクタにそれぞれ並列接続される2つのキャパシタと、それぞれの対のインダクタとキャパシタの接続点から変調信号としてのRF出力を取り出すための一対の端子6および6と、を備え、それぞれの端子6と前記キャパシタ・インダクタ接続点との間にもキャパシタが介挿されている。

【0033】オフセット付加手段40Aは、入力されたデジタル信号のオフセット制御信号をアナログ電圧に変換するデジタル・アナログ変換器45と、デジタルから変換されたアナログ電圧を電流に変換する電圧・電流変換回路46と、より構成されている。このような構成の周波数変換回路においても、オフセット付加手段40AによりトランジスタTr24およびTr25より構成される差動対のベースにオフセット電圧を付加することができ、トランジスタの飽和電流の誤差を打ち消すことができる。

【0034】次に、本発明の第4実施形態に係る周波数変換器について図4を参照しながら説明する。この第4実施形態は、請求項3に係る周波数変換器に相当している。図4は第4実施形態に係る周波数変換器の構成を示すブロック図であり、図4において、周波数変換器は第1の比較器16と、第2の比較器17と、これら第1お

よび第2の比較器の出力した信号を合成し、不要な信号成分を除去して出力するフィルタ手段30と、第1および第2の小信号利得を制御する利得制御手段50と、を備えている。

【0035】前記第1の比較器16は、第1の入力端子に第1の入力信号としてのRF信号を入力し、第2の入力端子に第2の入力信号としてのL_o信号を入力し、入力された両信号を比較し、比較結果を出力している。前記第2の比較器17は、第1の入力端子に第2の入力信号としてのL_o信号を入力し、第2の入力端子に第1の入力信号としてのRF信号の反転信号を入力し、入力された両信号を比較し比較結果を出力している。

【0036】前記利得制御手段50は、第1の比較器16と第2の比較器17の小信号利得を制御し、両比較器の出力に含まれる2次相互変調歪みの振幅が揃うように、利得制御信号に基づいて第1および第2の比較器16および17の小信号利得を制御する。フィルタ手段30は、第1の比較器16の出力と第2の比較器17のそれぞれの出力信号を入力し、両信号を合成して不要信号成分を除去し、所望の信号を出力している。

【0037】この第4実施形態の詳細な構成が、図5に示される第5実施形態に係る周波数変換器である。図5において、第1の比較器16および第2の比較器17ともトランジスタ差動対によって構成されている。すなわち、第1の比較器16は、一対のトランジスタTr14およびTr15により構成される差動対12と、トランジスタTr14のベースとRF入力端子15aとの接続点に並列接続されたインダクタ13と、を備え、第2の比較器17は、一対のトランジスタTr16およびTr17により構成される差動対18と、トランジスタTr16のベースと*RF入力端子15bとの接続点に並列接続されたインダクタ19と、を備えている。トランジスタTr14およびTr15のそれぞれのエミッタの接続点には可変電流源51が接続されており、また、トランジスタTr16およびTr17のそれぞれのエミッタの接続点には可変電流源52が接続されている。可変電流源51および52には利得制御手段50の出力が供給されるように構成されている。

【0038】以上の構成において、利得制御手段50は利得制御信号に基づいて制御用の出力を可変電流源51および52に供給し、これによって可変電流源51および52の電流値が制御されることになる。このようにして、トランジスタ差動対の小信号利得はバイアス電流を増減させることにより制限することが可能となる。このとき、それぞれの比較器の変換利得も変換されてしまうが、一方の比較器の変換利得を上げると共に、他方の比較器の変換利得を下げることで合成出力としての変換利得を小さくすることができる。

【0039】上記第4の実施形態に係る異なる詳細な構成として、図6に示す第6実施形態に係る周波数変換器がある。この第6実施形態に係る周波数変換器は、第5

実施形態に係る周波数変換器を2つ組み合わせたものであり、したがって、第1および第2の比較器16および17のトランジスタ差動対がそれぞれ2対ずつ設けられている構成となっている。

【0040】図6において、第1の比較器16は、トランジスタ差動対12Aと、これらのエミッタ間の接続点に接続された可変電流源51Aと、トランジスタ差動対12Bと、これらのエミッタ間の接続点に接続された可変電流源51Bと、を備え、トランジスタ差動対12Aは、一対のトランジスタTr14AおよびTr15Aにより構成され、トランジスタTr14AのベースはRF入力端子15aに接続されている。トランジスタ差動対12Bは、一対のトランジスタTr14BおよびTr15Bにより構成され、トランジスタTr14BのベースはRF入力端子15aに並列に接続されている。なお、インダクタ等の表記は省略されている。

【0041】また、第2の比較器17は、一対のトランジスタTr16AおよびTr17Aにより構成されるトランジスタ差動対18Aと、これらのトランジスタのエミッタ間に接続された可変電流源52Aと、一対のトランジスタTr16BおよびTr17Bにより構成されるトランジスタ差動対18Bと、トランジスタTr16BおよびTr17Bのエミッタ間に接続される可変電流源52Bと、により構成され、トランジスタTr16AおよびTr16Bのそれぞれのベースは並列接続されて、*RF入力端子15bに接続されている。

【0042】可変電流源51A、51B、52Aおよび52Bには、利得制御信号により利得制御電流を供給する利得制御手段50が接続されている。この第6実施形態に係る周波数変換器においては、局部発振信号も差動入力信号L_oおよび*L_oとしてトランジスタTr15A、Tr15B、Tr17AおよびTr17Bのそれぞれのベースに供給されている。このように、局部発振信号も差動信号とすることにより、局部発振信号の漏洩を少なくし、周波数変換器における自己混合を更に少なくするように構成している。この局部発振信号が差動入力である周波数変換器においても、素子のバラツキ等のために2次相互変調歪みが発生することになるが、利得制御手段50を備えているので、図5に示す第5実施形態に係る周波数変換器と同様に、バイアス電流を制御することにより素子のバラツキを見掛け上補正することができる。

【0043】次に、本発明の第7実施形態に係る周波数変換器について、図7を参照しながら説明する。図7は、本発明の第7実施形態に係る周波数変換器の構成を示す回路図である。図において、第1の比較器16は、一対のトランジスタTr14およびTr15により構成される差動対12と、トランジスタTr14のベースとRF入力端子15aとの接続点に並列接続されたインダクタ13と、を備え、第2の比較器17は、一対のトランジスタTr16およびTr17により構成される差動対18と、トランジスタ

11

タTr16のベースと*RF入力端子15bとの接続点に並列接続されたインダクタ19と、を備えている。第1の比較器16のインダクタ13と、第2の比較器17のインダクタ19には、利得制御手段としてのデジタル・*

$$V_{od} = \alpha I_{EE} R_c \tanh \{ (-V_{id} - V_{off} / 2 V_T) \} \quad \dots (7)$$

と表わすことができるので、小信号利得は式(7)を V_{od} で微分することにより「 $V_{id}=0$ 」とおいたものとなす

$$\frac{dV_{od}}{dV_{id}} = \frac{\alpha I_{EE} R_c}{\cosh^2 \{ (-V_{off}) / 2 V_T \}} \quad \dots (8)$$

したがって、上式(8)における V_{off} を増減させることにより小信号利得を制御することができる。利得制御手段としてのデジタル・アナログ変換器55は上記オフセット電圧を増減させる最適値を設定して、その最適値を前記インダクタ13または19に供給することにより利得制御を行なっている。この性質を利用することにより、第1の比較器16と第2の比較器17の利得を制御でき、2次相互変調歪みを抑圧することができる。

【0045】次に、本発明の第8実施形態に係る周波数変換器を用いた無線受信機について図7を参照しながら説明する。図8は、第8実施形態の周波数変換器を用いた無線受信機の概略構成を示すブロック図であり、同図において、無線受信機60は高周波信号(RF)入力が供給される入力端子61と、この入力端子61を介して供給される高周波信号を受け入れる高周波入力回路62と、局部発振(Lo)信号が供給される入力端子63と、入力された局部発振信号を同相成分(I)および直交成分(Q)の2つの信号成分に分配する信号分配器64と、信号分配器64により分配された局部発振信号を用いて高周波入力回路62の出力をベースバンドに変換する偶高調波周波数変換器65と、変換されたベースバンドをIチャネル信号成分として出力する端子66と、前記信号分配器64により分配された曲発振信号の位相をシフトさせる移相器67と、この位相器により位相をシフトされた局部発振信号を用いて高周波入力回路62の出力をベースバンドに変換する偶高調波周波数変換器68と、変換された偶高調波をQチャネル成分として出力する端子69と、を備えている。

【0046】この第8実施形態に係る無線受信機は、2つの偶高調波周波数変換器を用いて直交復調器を構成した例であるが、移相器67として伝送線路を用いる場合、信号分配器64の出力インピーダンスは伝送線路インピーダンスとの整合を取る必要があるために信号振幅は3dB小さくなる。一方、伝送線路のインピーダンスが一定であるならば、伝送線路から周波数変換器65および68に入力される熱雑音も一定であるため、2つに分配された高周波入力信号の位相を $\pi/2$ だけずらす場合には、信号対雑音比(S/N)が3dBほど劣化することになる。位相と振幅が等しい2つの信号を得るためには周波数変換器65および68の入力を並列に接続した上で、伝送線路インピーダンスと入出力インピーダン

12

*アナログ変換器55が直列接続されている。

【0044】前記差動対のそれぞれにおける入力電圧と出力電圧の関係は、下式(7)のように、

※る。すなわち、下式(8)のようになる。

10 スとの整合を取るようにすれば良い。この場合は、信号および雑音共に半分となるので信号対雑音比の劣化はなくなる。したがって、高周波入力回路62には移相器を用いない方が信号対雑音比については有利である。伝送線路を用いて局部発振信号の位相をずらした場合にも上記と同様に信号対雑音比は劣化することになる。

【0047】しかしながら、偶高調波周波数変換器65および68は、局部発振信号の周波数の偶数倍の雑音成分が強く出力に現れ、奇数倍の雑音成分の影響は少ない。必要な信号と問題となる雑音との周波数がそれぞれ異なるので、偶数倍波抑圧手段を設けておけば、信号分配器による信号対雑音比の劣化を回避することが可能となる。なお、局部発振信号の周波数は高周波信号の2倍であることから、高周波信号の $\pi/2$ 移相器と局部発振信号の $\pi/4$ 移相器とは、同じ長さの伝送線路となる。

【0048】次に、本発明の第9実施形態に係る周波数変換器を用いた無線受信機について図9を参照しながら説明する。図9は第9実施形態に係る周波数変換器を用いた無線受信機の構成を示すブロック図である。図9において、無線受信機70は、無線周波数(RF)信号等の高周波信号を受信するアンテナ71と、受信された高周波信号を低雑音によって増幅する低雑音増幅器(Low Noise Amplifier—LNA—)72と、このLNA72の増幅出力を帯域濾波するバンドパスフィルタ(BPF)73と、帯域濾波された信号出力を分配する信号分配器74と、局部発振信号を生成する局部発振器75と、前記局部発振信号を可変で減衰させる可変減衰器76と、減衰された局部発振信号を分配する信号分配器77と、分配された一方の局部発振信号と信号分配器74により分配された高周波信号とを乗算する乗算器78と、乗算器78の出力の低域成分を通過させて乗算器78の出力を濾波するローパスフィルタ(LPF)79と、このLPF79からのアナログ出力をデジタル出力に変換するA/D変換器80と、前記信号分配器77により分配された他方の局部発振信号の位相を所定量だけ移相させる移相器81と、分配され、かつ移相された他方の局部発振信号信号分配器74により分配された高周波信号とを乗算する乗算器82と、この乗算器82の出力の低域成分を通過させて乗算器82の出力を濾波するLPF83と、このLPF83のアナログ出力をデジタル信号に変換するA/D変換器84と、前記A/D

変換器80および84よりそれぞれ出力されるデジタル信号を処理するデジタル信号処理部85と、処理されたデジタル信号を出力する端子86と、を備えている。

【0049】この第9実施形態に係る無線受信機70においては、前記乗算器78、LPF79およびA/D変換器80により第1の周波数変換器が形成され、前記乗算器82、LPF83およびA/D変換器84により第2の周波数変換器が形成されている。この第1の周波数変換器および第2の周波数変換器のそれぞれに本発明に係るオフセット付加手段を備えた周波数変換器が組み込まれている。

【0050】

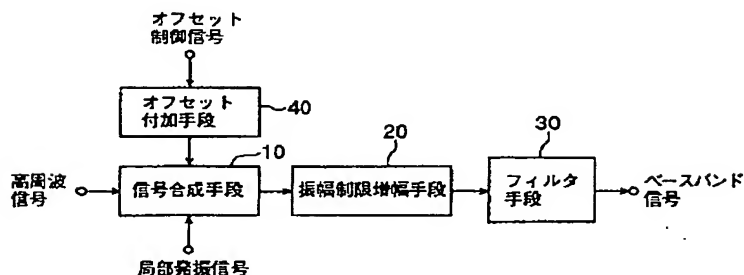
【発明の効果】以上詳細に説明したように、本発明に係る周波数変換器によれば、バイアス電流を制御することにより素子のバラツキに起因する2次相互変調歪みを小さくすることができ、隣接チャネル信号によるチャネル抑圧効果を回避することが可能となる。

【0051】また、2つの信号を合成した合成信号に直流オフセットを付加するようにしているので、直流オフセットが変動してもこれに対応してその変動分を打ち消すことができ、小さい局部発振信号により周波数変換器を駆動することができる。

【0052】また、この周波数変換器を無線受信機に適用することにより、受信機を小型化できると共に、特に集積化に適したダイレクトコンバージョン受信方式の無線受信機においても相互変調歪みによる感度劣化を防ぐことができる。

【0053】さらに、直流オフセット付加手段を設けることにより、ダイレクトコンバージョン受信機における自己混合の問題を回避することができると共に、感度の良好な小型携帯無線端末を実現することもできる。

【図1】



【図面の簡単な説明】

【図1】本発明の第1実施形態に係る周波数変換器の構成を示すブロック図。

【図2】本発明の第2実施形態に係る周波数変換器の詳細な構成を示す回路図。

【図3】本発明の第3実施形態に係る周波数変換器の構成を示す回路図。

【図4】本発明の第4実施形態に係る周波数変換器の構成を示すブロック図。

10 【図5】本発明の第5実施形態に係る周波数変換器の構成を示す回路図。

【図6】本発明の第6実施形態に係る周波数変換器の構成を示す回路図。

【図7】本発明の第7実施形態に係る周波数変換器の構成を示す回路図。

【図8】本発明の第8実施形態に係る周波数変換器を用いた無線受信機の構成を示すブロック図。

【図9】本発明の第9実施形態に係る周波数変換器を用いた無線受信機の構成を示すブロック図。

20 【図10】従来の周波数変換器の構成を示す回路図。

【符号の説明】

10、10A 信号合成手段

16 第1の比較器

17 第2の比較器

20、20A 振幅制限増幅手段

30、20A フィルタ手段

40、40A オフセット付加手段

41 デコーダ

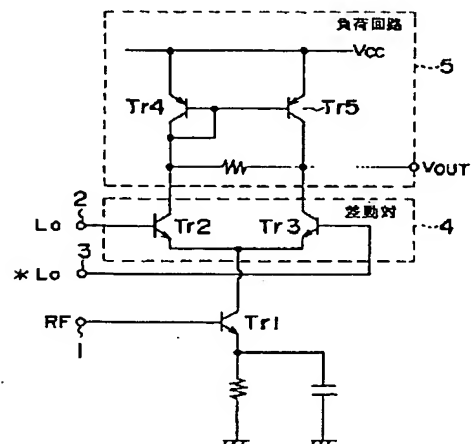
43 信号切換回路

30 45 アナログ・デジタル変換器

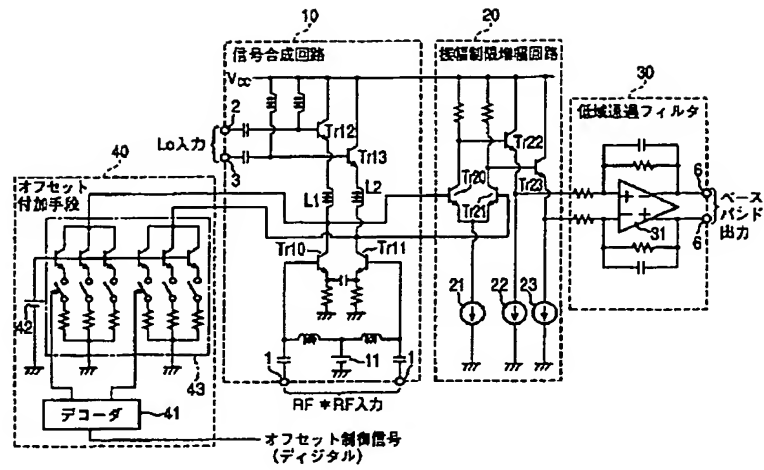
50 利得制御手段

55 デジタル・アナログ変換器

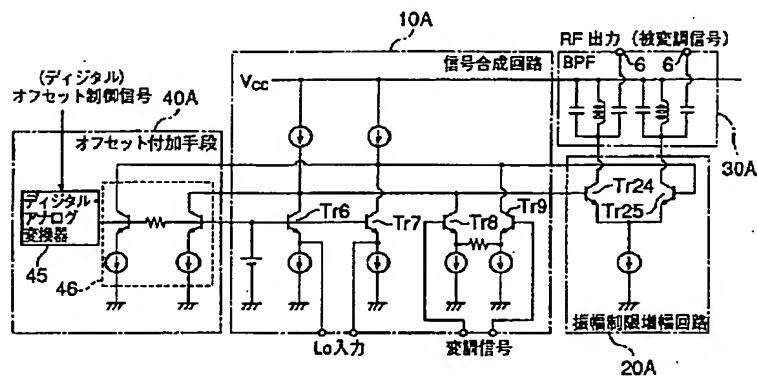
【図10】



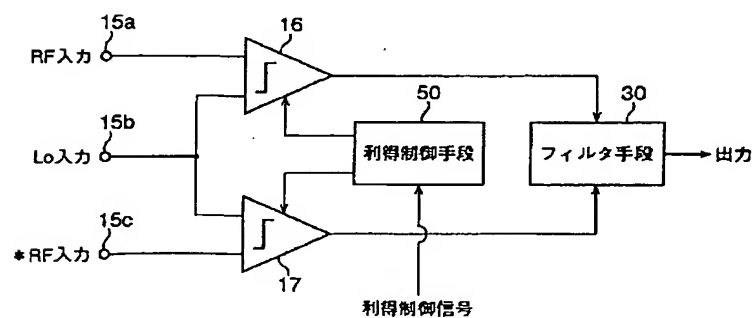
【図2】



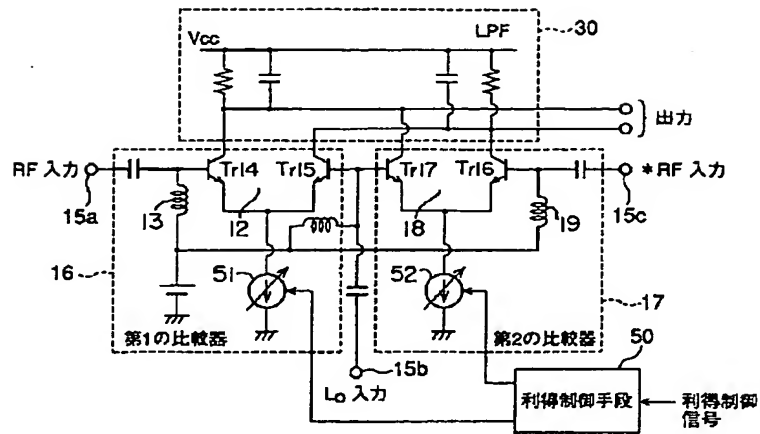
【図3】



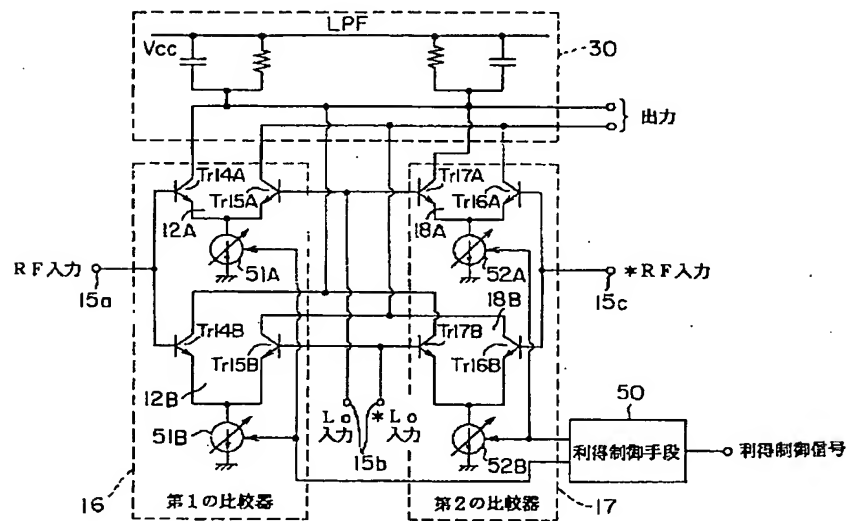
【図4】



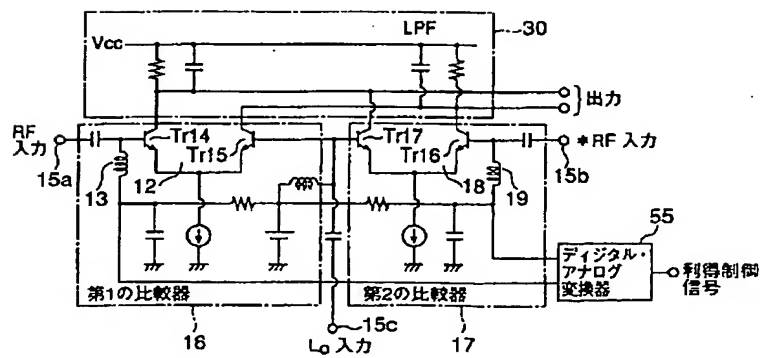
【図5】



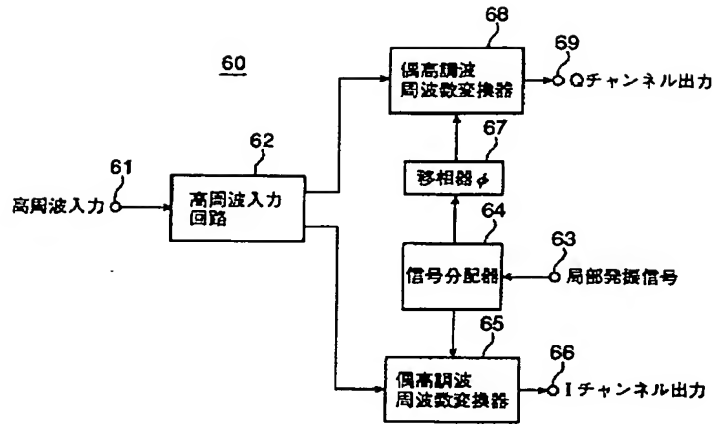
【図6】



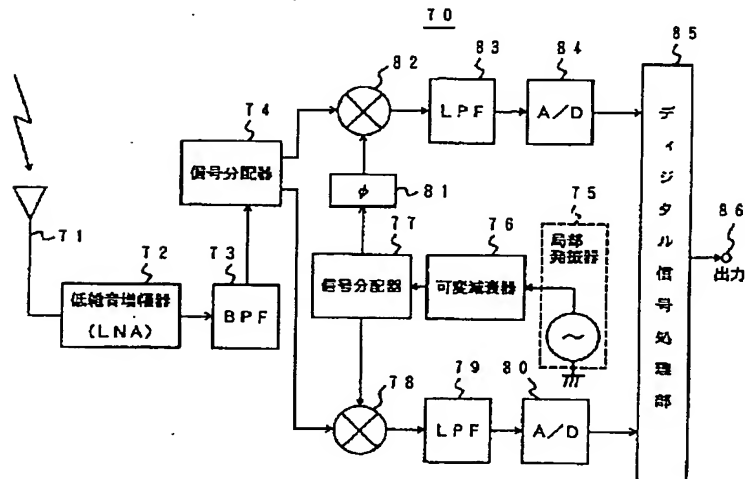
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 大 高 章 二

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(72)発明者 藤 本 竜 一

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(72)発明者 谷 本 洋

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内